(19)日本国特許厅(JP) (12) 公開特許公報(A) (11)特許出願公開新号

特開平5-251432

(43)公開日 平成5年(1993) 9月28日

(51)Int.CL*

被別記号

广内区联番号

FΙ

技術表示商所

HOIL 21/316 29/784

T 8518-4M

9056 -- 4M

H01L 29/78 311 G

審疫請求 未請求 請求項の数8(全 8 貝)

(21)出版郵号

特點平4-48536

(71)出題人 000005821

松下電器廣葉株式会社

大阪府门其市大字門其1006番地

(22)出期日

平成 4年(1992) 3月 5日

(72) 発明者 協 博司

大阪府門實币大字門實1006番地 松下電器

<u>座菜株式会社内</u>

(72)発明者 佐野 浩

大阪府門真市大字門真1008番地 松下電器

産業株式会社内

(72) 発明者 古田 守

大阪府門寬市大字門寬1006番地 松下電器

所築株式会社内

(74)代理人 弁理士 武田 元敏

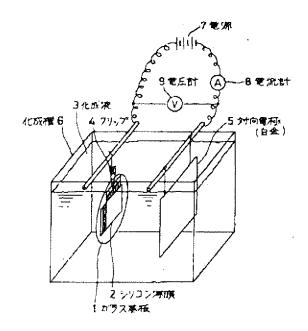
最終質に続く

(54)【発明の名称】 シリコンの翳極酸化方法並びにその方法を用いた睥駆トランジスタの製造方法

(57) 【要約】

【目的】 本発明は、アルカリ金属を含まない硝酸塩を 含む化成液を用いてシリコンを陽極酸化して界面の預浄 な衛性能の陽極酸化膜を得る。

【構成】 化成機 6 内に、エチレングリコール中に0.04 Mの硝酸アンモニウムを溶かした化成版3中にガラス基 板1を浸漉し、クリップ4で挟みこのクリップを通じて 電飙7から陽極酸化電流を供給する。そして、ガラス基 板の対回電極に白金5を用い、電流密度4~8mA/c m², 化成酶圧150Vで隔極級化することで、腸極酸化膜 が形成される。



2

(2)

特朋平5-251432

【特許請求の範囲】

【請求項1】 シリコンを主成分とする半導体を、アル カリ企腐を含まない硝酸塩を含む化成液を用いて隔極酸 化し、その陽極酸化された膜をゲート絶縁層として用い ることを韓徴とするシリコンの陽極酸化方法。

【禰水職2】 一曲配アルカリ金属を含まない硝酸塩が少 なくとも硝酸アンモニウム(NHx NOs)もしくは硝酸テ トラメチルアンモニウム([(CH1)4 N]NO1)を含むこ とを樹徴とする調水項1記載のシリコン脇便酸化方法。

【請求項3】 基板上に、半導体層を選択的に形成する 10 第1の工程と、前配半導体層を一部獲うように第1の導 世屬を形成し、前配半導体層の露出部に第1の絶縁層を 形成する鄭2の工程と、前記第1の欅電層を除去しゲー ト動柳及びゲートバス配線となる第2の導電層を形成す る第3の工程と、前記第2の専電層をマスクとして前記 半導体層中にドナーまたはアクセプタとなる不純物を導 入しソース領域及びドレイン領域を形成する第4の工程 と、第2の絶縁層を選択的に被着形成する第5の工程 と、ソースパス配線とともに触起ソース及びドレイン傾 城に接触するようにソース電極とドレイン電極を形成す。20 るように第3の導電層を選択的に形成する第6の工程 と、から少なくともなる薄膜トランジスタの製造方法に おいて、前配半導体層はシリコンを主成分とする半導体 からなり、前記第1の絶縁層は、前記第1の導電層から 識力を供給することにより前配半導体層を陽極酸化して 形成することを特徴とする薄膜トランジスタの製造方 法。

【翻氷項4】 「基板上に、ドナーもしくはアクセプタと たる不純物を殆ど含まない領1の半導体層を形成する第 1の工程と、ドナーもしくはアクセプタとなる不純物を 30 含む第2の平摩体層を形成する第2の工程と、ソース及 びドレイン電極とともにソースバス配線を形成するよう に第1の導電屬を選択的に形成する第3の工程と、前記 第2の半導体層の翼出部に絶縁層を形成する第4の工程 と、選択的に第2の絶縁層を形成する第5の工程と、ゲ 一ト電板とゲートバス配線となる第2の停電層を形成す る第6の工程と、から少なくともなる薄膜トランジスタ の製造方法において、前記半導体層はシリコンを主成分 とする半導体からなり、前記絶縁層は、前配第1の導電 層から電力を供給することにより前記半導体層を隐極酸 40 たコプレーナ型の海膜トランジスタを用いて説明する。。 化して形成することを特徴とする薄膜トランジスタの製 **造方法。** 。

【開東項5】 - 旧紀第2の半導体層は前配第1の半導体 屬上の不純物を含む半導体屬を選択的に被着形成するこ とを特徴とする脚水項す記蔵の薄膜トランジスクの製造 ガ化。

【翻水項6】 前記第2の半導体層は前記第1の半導体 届に不純物を導入することにより形成することを物徴と する調水項は配載の薄膜トランジスタの製造方法。

極及びドレイン離倒となる第1の導體層を形成する第1 の工程と、半導体圏をトランジスタ形成領域及びソース パス配線とゲートバス配線の交差部に選択的に形成する 第2の工程と、前記半導体層の離出部及びソースパス配 線とゲートバス配線の交差部に絶縁層を形成する第3の 工程と、ゲート電標及びゲートバス配線となる第多の導 越慮を形成する第4の王稿と、から少なくともなる輝膜 トランジスタの製造方法において、前記半導体層はシリ コンを主成分とする半導体からなり、前記絶縁層は、前 記第1の導電層から電力を供給することにより前記半導 体層を腸煙酸化して形成することを特徴とする薄膜トラ ンジスクの製造方法。

【謝収項8】 - 基板上に、ソース及びドレイン電極とと もソースパス配線も形成するように第1の導電層を選択 的に形成する第1の工程と、ドナーもしくはアクセプタ となる不純物を殆ど含まない第1の半導体層を形成する 第2の工程と、ドナーもしくはアクセプタとなる不純物 を含む第2の半導体層を形成する第3の工程と、前記第 2の半導体層の爾出部に絶縁層を形成する第4の工程 と、選択的に第2の絶縁層を形成する第5の工程と、ゲ 一ト電極とゲートバス配線となる第2の導電層を形成す る第5の工程と、から少なくともなる隣膜トランジスタ の製造方法において、前記半導体層はシリコンを主成分 とする半導体からなり、前配絶縁層は、前配第1の導電 層から電力を供給することにより制能半導体療を關極酸 化して形成することを特徴とする爆膜トランジスタの製 造方法。

【死明の詳細な説明】

100011

【産薬上の利用分野】本発明は、シリコンの隔極酸化方 法施びに、その方法を用いた半導体器子、表示器子、受 光衆子等に用いられる薄膜トランジスタの製造方法に関 する。

[0002]

【従来の技術】コプレーナ型等のトップゲート型薄膜ト ランジスクは自己整合技術が可能であるため、様々な半 導体架子のトランジスタ構造としてよく用いられてい る。ここでは、液晶ディスプレイの駆動回路の一部とし て用いられている多結晶シリコンを半導体層として用い 【0003】劉7は従來のコプレーナ空の薄膜トランジ スタの雲部断面図を示し、圏中、22は非品質絶縁基板で あって、ガラス基板、石英基板などが用いられ、ときに はSIO2で優われたSI基板を用いることもある。しか しながら、低コストのガラス基板を用いるには約600℃ 以下の比較的低温でプロセスを行わなければならない。 ここでは600°C以下の低調プロセスを用いることとし非 晶質絶縁基板22としてガラス基板を用いる。

【0004】このガラス基板22上に、原料ガスとして5 【臍取収?】 基板上に、ソースパス配貌及びソース電 50 ½ He を用い、張板温度450℃~600℃の低圧化学気和地

(3)

積法(以下ではLP-CVD(Low Pressure-Chemical Va porDeposition) 法と略記する) により非品質シリコン海 験を堆積させる。この非晶質シリコン薄膜中にはSi-HあるいはSi-Hzの形で水泵が多型に含まれているの で300℃~450℃の熱処理を行い、前記非品質シリコン海 膜に含まれる水素を脱離させる。

【0005】次に、水素脱離された非晶質シリコン薄膜 を、500℃~700℃の低温熱処理を行い、前記水署脱離さ れた非晶質シリコン薄膜を関相成長させると、関和成長 したシリコン海旋、即ち、多結晶シリコン海膜23が成長 10 する。アニール雰囲気としては、窒素ガス、水素ガス、 アルゴンガス、ヘリウムガスなどを用いる。 1×10⁻⁶か ら1×10⁻¹⁰Torrの尚其空雰囲気でアニールを行っても よい。低温アニールでは選択的に、結晶成長の活性化エ ネルギーの小さな結晶方位を持つ結晶粒のみが成長し、 しかも纏やかに大きく成長する。

【0006】次に前記多結晶シリコン薄膜23を一般のフ オトリソグラフィ及びエッチングにより島状にパターニャ

ネル・トランジスタを作製する場合はP * あるいはAs * を用い、p チャンネル

・トランジスタを作製する場合はB~等を用いる。不純物添加方法としては、

【0009】イオン注入佐の他に、レーザードーピング 往あるいはプラズマドービング注などの方法がある。

【0010】続いて層間絶繰屬28として、例えげ変化シ リコン膜を軟百nm~数μm稳度堆積する。形成方法とし ては、LP~CVD注あるいはプラズマCVD法などが 簡単である。反応ガスには、SiHa, NHa, NzとHz ガス等の混合ガスなどを用いる。

【0011】 ここで、水原プラズマ法、あるいは水富イ オン注入法、あるいはプラズマ変化膜からの水溝の拡散 30 法などの方法で水霧イオンを導入すると、ゲート酸化膜 界面などに存在するダングリングボンドなどの欠陥が不 活性化される。このような水素化工程は、層間絶縁層28 を積層する前に行ってもよい。

【0012】 及後に、前記層間絶線層28及びゲート絶縁 M24にコンタクトホール29を形成し、ソース電極30及び ドレイン亜極31として、例えばアルミニウムAIを用い て形成する。このようにしてコプレーナ型凝除トランジ スタを形成される。

100131

【発明が解決しようとする課題】 しかしながら上記の製 造方法ではゲート絶縁圏24を形成するには、低コストの ガラス基板22を用いてコストを下げようとすると、ゲー **ト絶縁層の形成は半導体層の形成と不運続になり、ゲー** 上絶縁層形成前の処理方法によっては半導体/絶縁層界 面が汚染され、素子の特性を劣化させると言う問題点が ある。また、石英基板を削いると熱酸化膜を使用するこ とができ、半導体/絶縁脳界面は滑掛に保たれるが、コ ストが高くなるという問題点を有している。

*ングする。次に、ゲート絶縁勝24として酸化シリコン腐 を形成する。前記ゲート絶縁層の形成方法としてはLP -CVD法、あるいは光励起CVD法、あるいはブラズ マCVD法、ECRプラズマCVD法のような500℃以 下の低温力法がある。非晶質絶縁基板22として石英基板 等を用いる場合は、燃酸化佐によることができる。誤黙 酸化如にははエッ酸化法とwet酸化法とがあるが、酸 化温度は1000℃以上と高いが膜質が優れていることから d r y 酸化法の方が適している。

【0007】次に、ゲート電極25を例えば多結晶シリコ ンを用いて形成する。成腰方法としては、CVD法、ス パッタ法等の方法があるが、ここでの詳しい説明は省略 する。続いて前節ゲート電極25をマスクとして不純物を イオン注入し、自己整合的にソース領城26およびドレイ ン領域27を形成する。前配不純物としては、nチャン [0008]

コストのガラス基板を使用しながら、半導体/絶縁脳界 面を排浄に保つ絶縁属の形成並びに性能に優れ信頼の新 いシリコンの陽極酸化方法並びに薄膜トランジスタの製 盗方法を提供することを目的とするものである。

[0015]

[外1]

【課題を解決するための手段】本発明は、シリコンを主 成分とする半導体を、アルカリ金属を含まない硝酸塩を 含む化成液を用いて脇極酸化し、この陽極酸化膜をゲー ト継縁層として用いることを特徴とする。

[0016]

【作用】本発明はアルカリ金属の含まれていない硝酸塩 **を含む化成液を用いることにより、熱酸化膜とほぼ間等** の組成で、しかも勝極酸化膜中には可動イオンのない信 賴性が高く、膜質の良い陽極酸化膜が形成できる。

【0017】また、本発明は、半導体層/絶縁層界面を 消浄に保持できる薄膜トランジスタを、石英基板を用い ず、低コストのガラス菇板を使用して製造できる。また 本発明の薄膜トランジスタは性能及び信頼性に優れた薄 膜トランジスタである。

[0018]

【実施例】(実施例1)図1世本発明の第1の英施例の 陽極酸化方法を実施する装度概略図を示し、これは、ガ ラス基板 1 上にシリコン薄膜 2 を堆積する方法である。 このシリコンは単結晶シリコン、多結晶シリコン、非晶 質シリコンのいずれであってもよい。次にこのガラス基 板を化成槽6内に関されたエチレグリコール中に0.04M の硝酸アンモニウム(NH(NO))を溶かした化成版3中 に侵債し、クリップ4で挟み、このクリップを通じて電 【0014】本発明はかかる点に鑑み、基板としてけ低 50 個でから研定の健極酸化電流を供給する。ここで、8は

(4)

電流計、9は低圧計であり、対向電極5は例えば白金を 用い、電流密度4~8mA/cm2、化成電圧150Vで隔極酸 化する。 低流密度にもよるが 1 ~ 2 時間で約100nmの厚 みの陽極酸化膜が形成される。この陽極酸化膜の組成 II, ESCA (Electron Spectroscopy for Chemical An alysis)の測定によれば熱酸化膜とほぼ同等であり、し かも化成液にはカリウムやナトリウム等のアルカリ金属 が含まれていないので、脳極酸化膜中には可動イオンが なく信頼性が高い。 またこの陽極酸化膜の絶縁破壊電界 は8個V/cmとゲート総縁層として十分な耐圧を持ってい 10 るのでゲート絶縁層として用いることができる。

【0019】上記契施例では、化成液3としてエチレン グリコール中に削酸アンモニウムを溶かした溶液を用い たが、硝酸テトラメチルアンモニウム((CHs)4N) N Oo等のアルカリ金属を含まない硝酸塩ならば何を用い てもほぼ回等の結果が得られる。

【0020】(実施例2)図2は本発明の第2の実施例 における薄膜トランジスタの製造力法の主要工程毎の概 略断面図を示したものであり、まず、図2(a)に示す ようにガラス基板10上に多結晶シリコン11(半導体層)を 20 選択的に被着形成する。多結晶シリコンの被着形成に は、非晶質シリコンからの関相成長、レーザーアニール 等の方法やLP-CVD法等で直接的に多結晶シリコン を堆積する方法もある。

【0021】 次に、図2(b) に示すように例えばアルミ ニウムAIを用いてソース電板12及びドレイン電板13を 形成する。この時図示はしないが、ソース重極もしくは ドレイン電極のいずれか一方または両方に電力が加えら れるように外部への取り出し電極へ接続されるように形 成する。

【0022】 次に図2(c)に示すように、通常のフォト リソグラフィーでアルミニウムをレジストで取り出し俚 橱部以外は完全に被覆する。そして各結晶シリコン11を 上記図1に示す第1の発明の実施例1の方法で賜極酸化 する。このとき、暴板表面でのキャリア密度を増やすた め光照射を行うことが望ましい。

【0023】次に、レジスト14を別難すると図2(d)に 示すように陽極酸化膜15が形成される。その後、図示は しないがもう一度フォトリソグラフィーエッチングによ して例えばクロム Crを用いてゲート面極16を形成し、 このゲート電極16をマスクとしてイオンを打ち込みソー ス領域17及びドレイン領域18を形成すれば図2(e)に示 すような薄膜トランジスクが形成される。

【0024】(実施例3)図3は本発明の第3の実施例 による障膜トランジスタの機略断筋図であり、実施例2 において陽極酸化膜形成後(図2(c))、28化シリコン、 酸化シリコン、酸化クンクル等の層間絶縁層19を被着す ることにより2重グート絶縁魔として、ゲート絶縁層中 のピンホールによるショート不規を低減させる。

【0025】(実施例4)図4は本発明の第4の実施例 における海膜トランジスクの製造力法の主要工程値の概 略断面図を示したものであり、まず、図4 (a) に示すよ うにガラス遊板10上に不細物を殆ど含まない多結胤シリ コン20(半導体癌)を被粉形成する。多結晶シリコンの被 着形成には、非晶質シリコンからの固相成長、レーザー アニール等の方法やLP - CVD法等で直接的に多結晶 シリコンを唯額する方法もある。次に、この半導体層上 に例えばLPICVD法で不純物として塀を多く含む多 総晶シリコン21を堆積し図4 (a) のようにフォトリソグ ラフィー・エッチングでパターニングする。

ĸ

【0026】次に、図4 (b) のように例えばアルミニウ ムA1を用いてソース電極12及びドレイン電極13を形成 する。この時図示はしないが、ソース関極もしくはドレ イン電極のいずれか一方または両方に電力が加えられる ように外部への取り出し環模へ接続されるように形成す

【0027】次に通常のフォトリングラフィーでアルミ ニウムをレジストで取り出し電極館以外は完全に被覆す る。そして概を多く含む多結晶シリコン21を実施例1の 方法で關極酸化する。このとさ、基板表面でのキャリア 整度を増やすため光限射を行うことが望ましい。 この方 法によればソース・ドレイン領域17、18(図2齢順)を形 成するための不純物イオン打ち込みの工程が不要となる ばかりでなく、陽極酸化を行うシリコンとして、燐を多 く合む多編品シリコン21を用いているので選選率が高 く、陽極敏化が容易となる。

【0028】次に、レジストを剝離すると図4(c)に示 すように陽極酸化膜15が形成される。その後、図示はル ないがもう一度フォトリングラフィー・エッチングによ り各々のソース・ドレイン耽極12, 13を独立させる。 【0029】そして属関絶緑層19を堆積後、ゲート重極 形成には、例えば多結晶シリコンを全面に被磨し、全面 にネガレジストを絵布し製布から離光することにより目 己整合的にゲート軍極16を形成することが可能となる。 このようにして図4(d)に示すような薄膜トランジスク は形成される。

【0030】尚、上記実施例ではLP-CVD法を用い で燐を多く含む多結晶シリコンを地積したが、その他の り各々のソース・ドレイン虹板12、13を独立させる。モニ 40 方法、例えばプラズマCVDは、スパッタ法、ECR-CVD社等の方法でもよい。また不純物として燐を多く 含む多結晶シリコンを用いたが、ヒ혹。ボロン等のドナ 一もしくはアクセプタとなる不純物ならばどれでもよ

> 【0031】また、上記実施例では自己整合的にゲート **電極を形成したが、通常のフォトリソグラフィー・エッ** チングで形成しても良いことは言う生でもない。

【0032】(浜堀側5)本実施側は、実施側4に沿い て不佩物を殆ど含まない多結晶シリコンの表面近傍にド 50 ナーまたはアクセプタとなる不能物となるイオンをイオ (5)

ン・インプランデーション、プラズマドーブ、イオンシ

ャワードープ等の方法により導入し、不純物を含む半導 体層を形成したものであり特に図示はしない。

【0033】(英施例6)図5は本発明の第6の実施例 における薄膜トランジスタの製造方法の主要工程毎の概 略断面図を示したものであり、まず、図5(a)に示すよ うにガラス拡板10上に不断物を殆ど含まない多粘品シリ コン20(半導体層)を選択的に被権形成する。この多病器 シリコン20の被対形成には、非晶質シリコンからの固相 成長、レーザーアニール符の方法やLP-CVD法等で 10 直接的に多結晶シリコンを堆積する方法もある。

[0034] 次に、この半峰体層上に例えばLP-CV D独で不純物として燐を多く含む多糖品シリコン21を堆 積してフォトリソグラフィー・エッチングでパターエン グする。そして、例えばアルミニウムAIを用いてソー ス・ドレイン電板12, 13を形成すれば図 5 (a)を得る。 この時図示はしないが、ソース電極もしくはドレイン魔 極のいずれか一方または両方に電力が加えられるように 外部への取り出し電極へ接続されるように形成する。

【0035】次に図5(b)に示すように通常のフォトリ ソグラフィーでアルミニウムをレジスト14で取り出し電 柳部以外は完全に被釋する。そして撰を多く含む多結晶 シリコン21を実施例1の方法で場極酸化する。このと さ、基板板面でのキャリア密度を増やすため光照射を行 うことが望ましい。この方法によれば、ソース・ドレイ ン領城17, 18(図2参照)を形成するための不純物イオン 打ち込みの工程が不要となるばかりでなく、帰極酸化を 行うシリコンとして、燐を多く含む多額品シリコン21を 用いているので海電率が高く、陽極酸化が容易となる。 [0036] 次に、レジストを剥離すれば図5 (c)に示 すように脳極酸化膜15が形成される。その後、図示はし ないがもう一度フォトリソグラフィー・エッチングによ り各々のソース・ドレイン電板12,13を独立させる。

【0037】飛後にゲート蟷螂16の形成には、側えばり ロムCrを用いて形成すれば、図5(d)に示すような薄膜 トランジスタが形成される。

【0038】尚、上記実施例ではLP-CVD辻を用い て燐を多く含む多紅品シリコンを堆積したが、その他の 方住、例えばプラズマCVD法,スパッタ社,ECR-CVD法等の方法でもよい。また不純物として懈を多く 含むシリコンを用いたが、ヒ案、ポロン等のドナーもし くはアクセプクとなる不純物ならばどれでもよい。

【0039】(実施例?)図6は本発明の第7の実施例 における緯膜トランジスタの製造方法の主要工程毎の概 略断面図を示したものであり、まず、図 G(a)に示すよ うにガラス基板10上例えばアルミニウムA1を用いてソ 一ス電梅12及びドレイン電極13を形成する。この時間示 はしないが、ソース電板もしくはドレイン電極のいすれ か一方または両方に奪力が加えられるように外部への取 り出し**宅極へ**存続されるように形成する。そして、不絶 50 信頼性に優れた薄膜トランジスタであり、その実用上の

<u> 1888 - Albander Barrell, de la companya del companya de la compa</u>

8 物を殆ど含まない多結晶シリコン20(半導体層)を選択的 に被殺形成する。多信品シリコンの被羞形成には、非品 賞シリコンからの闇柏成長、レーザーアニール郭の方法 やLP-CVD法等で直接的に多結晶シリコンを堆積す る方法もある。次に、例えばLP-CVD荘で不純物と して燐を多く含む多萜品シリコン21と堆積し図 6(a)の ようにフォトリソクラフィー・エッチングでパターニン グする。

【0040】そして、次に図6個)に示すように通常の フォトリソグラフィーでアルミニウムをレジスト14で取 り出し塩極部以外は完全に被覆する。そして撕を多く含 む多糕馬シリコン21を実施側1の方法で関極酸化する。 このとき、基板表面でのキャリア密度を増やすため光照 射を行うことが望ましい。この方柱によればソース・ド レイン領域17、18(図2 磐照) 左形成するための不純物イ オン打ち込みの工程が不要となるばかりでなく、陽極酸 化を行うシリコンとして、煤を多く含む多結品シリコン を用いているので導電率が高く、陽極酸化が容易とな

【0041】次に、レジストを剥削すれば図6(c)に示 すような腸櫛酸化灰15が形成されるその後、凶乐はしな いがもう一度フォトリソグラフィー・エッチングにより 各々のソース・ドレイン電極12, 13を独立させる。

【0042】最後に層側絶縁層19を堆積し、ゲート電板 16を例えばクロムCr用いて形成すれば、図 6 (d)に示す ような海膜トランジスタが形成される。

100431 尚、上記実施例ではソース・ドレイン電極 の形成工程と不純物を含まない多結構シリコンの形成工 程の順序を入れ扱えても良い。

【0044】また、上記果随例ではLP-CVD还を用 いて燐を多く合む多結晶シリコンを堆積したが、その他 の方法、例えばプラズマCVD法、スパッタ法、ECR -CVD往等の方法でもよい。また、不純物として頃を 多く含む多結晶シリコンを用いたが、ヒ素、ボロン等の ドナーもしくはアクセプタとなる不純物ならばどれでも

[0045]また、上記実施例では自己整合的にゲート 艦榔を形成したが、通常のフォトリングラフィー・エッ チングで形成しても良いことは言うまでもない。

100461

【発明の効果】以上説明したように、本発明によれば、 熱酸化膜とはば間等の組成で、しかも化成液にはカリウ ムやナーリウム等のアルカリ金属が含まれていないの で、陽極酸化膨中には可動イオンがなく信頼性が高く、 絶縁破壊電界は8MV/cmとゲート絶縁層として十分な耐 圧を得っている陽極酸化膿が形成できる。

【0047】また、本発明によれば、半導体層/絶縁層 界面を漸添に無衡できる溥睒トランジスタが低コストで 製造できる。また水発明の薄膜トランジスクは性能及び

9

効果は大さい。

【図面の簡単な説例】

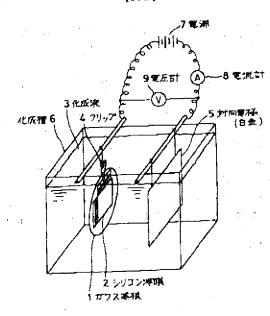
【図1】本発明の実施例1における陽極酸化方法を実施する要闡概略図である。

【図2】本発明の実施例2における薄原トランジスタの 製造力法の主製工線毎の概略断所図である。

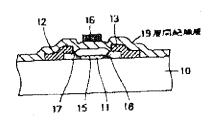
[図3] 本発明の実施例3における薄膜トランジスタの 製造方法により製造された薄膜トランジスクの概略断而 図である。

【図4】本発明の実施例4における薄膜トランジスタの 10 製造力法の主要工程符の概略断面図である。

【図5】本発明の実施倒6における薄膜トランジスクの 製造方法の主要工程母の概略断面図である。



[2]3]



10

【図 6】 本発明の実施例 7 における障膜トランジスタの 製造方法の主要工程係の概略断面図である。

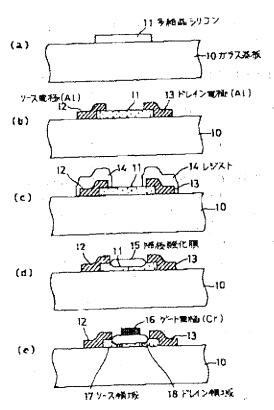
【図7】従来の方注による製造されたコプレーナ型薄膜 トランジスタの要部断面図である。

【符号の説明】

(6)

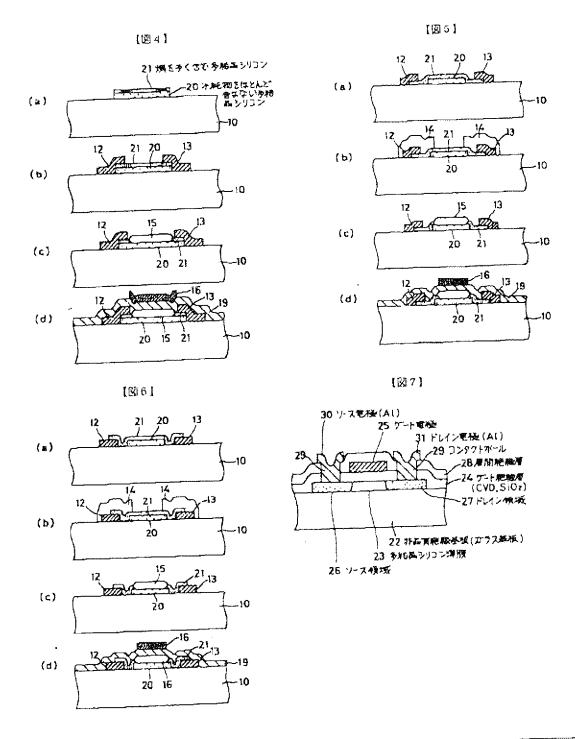
1,10…ガラス 動板、 2…シリコン 灘膜、 3…化成 核、 4…クリップ、5…対向電板(日金)、 6…化成 檀、 7…電源、 8…電流計、 9…電圧計、 11… 多結品シリコン、 12…ソース電極、 13…ドレイン電 極、 14…レジスト、 15…脳検験化膜、 16…ゲート 地極、 17…ソース領域、 18…ドレイン領域、 19… 個問絶縁層、 20…不純物をほとんど含まない多結品シ リコン、21…熔を多く含む多新品シリコン。

[图2]



(7)

竹開平5-251432



フロントページの統さ

the second material section of the second contract of the second con

(72) 発明者 吉岡 達男 大阪府門實布大字門真1006番地 松下電器 産業株式会社内 (72) 発明者 川村 哲也 大阪府門實布大字門真1006番地 位下電器 产業機能会社内

and the second s

(8)

49701平5--251432

(72) 発明者 富田 農

大阪府門實市大字門與1006番地 松下電器 產業株式会社內